

令和5年度京都工芸繊維大学大学院工芸科学研究科  
博士前期（修士）課程 電子システム工学専攻  
学力検査試験問題

**専門科目**

注意

- この問題冊子は合図があるまで中を開かないでください。問題は  
p.1… 問題1（電磁気学）……………解答用紙1枚（問1表、問2裏）に記入  
p.2… 問題2（電気回路）……………解答用紙2枚に記入  
p.4… 問題3（電子回路）……………解答用紙1枚に記入  
の3題であり、全問必答です。試験開始後、問題冊子の印刷不鮮明や落丁などに気づいたら  
申し出ること。
- 机の上には受験票以外に、次のものを置いてもよろしい。  
…鉛筆（またはシャープペンシル）、消しゴム、鉛筆削り、定規、計時機能のみの時計
- 配付物は、この問題冊子1部、解答用紙4枚、および下書き用紙2枚です。解答用紙、下  
書き用紙の追加、交換はしません。
- 各問題と解答用紙の枚数は次の通りです。

問題	問題1（電磁気学）	問題2（電気回路）	問題3（電子回路）
解答用紙の枚数	1	2	1
- 解答用紙4枚すべての上欄の指定枠内に、志望専攻名、受験番号を必ず記入すること。氏名は記入しないこと。  
科目欄には「問題番号(科目内容は不要)」を書くこと。小問について別々の解答用紙に記入  
するよう指示がある場合は科目欄に小問番号も書くこと。  
… 例：「問題2 問1」、「問題2 問2」、「問題3」
- 解答用紙裏面にも記入する場合は、おもて面に「裏面使用」の断り書きをすること。
- 試験終了後も退室の許可があるまで退室はできません。
- 問題冊子と下書き用紙は持ち帰ってください。

# 電磁気学(問題 1)

問題 1 の解答用紙の表面に問 1、裏面に問 2 の解答をそれぞれ示せ。

真空(vacuum)の誘電率(permittivity)を $\epsilon_0$ 、真空の透磁率(permeability)を $\mu_0$ として以下の問いに答えよ。なお解答には SI 単位系を用いよ。

問 1 真空中で図 1 に示すように内半径  $2a$ 、外半径  $3a$  の導体球殻 A (spherical shell conductor) の内部に、半径  $a$  の導体球 B (spherical conductor) を、それぞれの中心が同心となるように置く。次の 3 つの場合における B の表面、A の内側の表面、A の外側の表面に生じる電荷 (electric charge) をそれぞれ示せ。

- (1) 図 2(a)のように、B に正電荷  $+Q_1$ 、A に正電荷  $+Q_2$  を与えた場合。
- (2) 図 2(b)のように、A は接地されていて、B に正電荷  $+Q$  を与えた場合。
- (3) 図 2(c)のように、B は接地されていて、A に正電荷  $+Q$  を与えた場合。

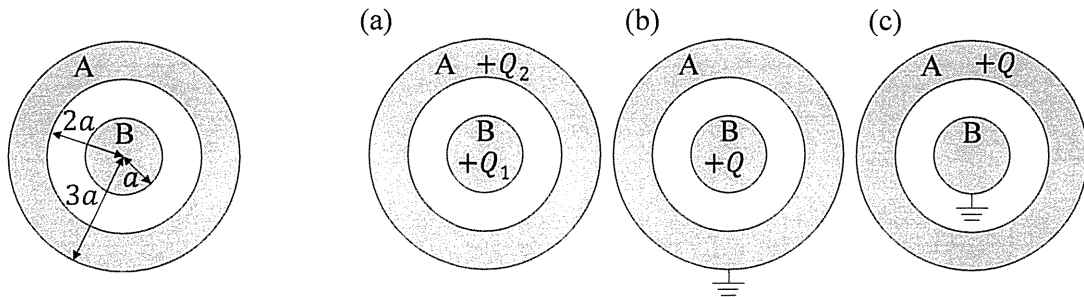


図 1

図 2

問 2 以下の問いに答えなさい。

- (1) 領域(region)1 および領域 2 はそれぞれ異なる媒質(medium)で満たされている。領域 1 と領域 2 の境界面(boundary surface)には面電荷密度(surface charge density)  $\rho_s$  および面電流密度(surface current density)  $J_s$  が分布しているものとする。領域 1 の磁場(magnetic field)および磁束密度(magnetic flux density)をそれぞれ  $H_1$ 、 $B_1$ 、領域 2 の磁場および磁束密度をそれぞれ  $H_2$ 、 $B_2$  と定義する。領域 2 から領域 1 を向く境界面の単位法線ベクトル(unit normal vector)を  $n$  とするとき、この境界面上で二つの領域の磁場および磁束密度が満足すべき条件式を全て示せ。
- (2) 三次元空間において、3 枚の無限に広い平面  $x = 0$ ,  $x = d$ ,  $x = 2d$  [m] に沿って、それぞれ大きさが  $J_0$ ,  $J_0$ ,  $2J_0$  [A/m]、向きが  $+y$ 方向、 $+y$ 方向、 $-y$ 方向の面電流が一様に流れており、さらに  $0 < x < d$  の領域は、比透磁率(relative permeability)  $\mu_r$  の絶縁体(insulator)で満たされているものとする。但し、外部磁場(external magnetic field)は印加されていないものとする。このとき平面により区切られた各領域の磁場  $H$  および磁束密度  $B$  を求めよ。なお、単位を明記し、 $x$ ,  $y$ ,  $z$  方向の単位ベクトル(unit vector)をそれぞれ  $a_x$ ,  $a_y$ ,  $a_z$  とする。

## 電気回路（問題 2） [1/2]

注意：問 1 と問 2 は別の答案用紙に解答せよ。

問 1 図 1 の波形を有する交流電圧(ac voltage)  $v$  を、図 2 の 1 つの抵抗 (resistor)  $R$  と 1 つのインピーダンス (impedance)  $Z$  が直列に接続された回路に印加する。抵抗の値は  $25 \Omega$  であり、インピーダンスは、インダクタ(inductor)もしくはキャパシタ(capacitor)で構成される。以下の問いに答えよ。値には単位を付けること。なお、 $\sqrt{2}$ 、 $\sqrt{3}$ 、 $\pi$  などの無理数(irrational number)はそのままにして答えてよい。

(1)  $v$  の周波数  $f$  (frequency) を答えよ。

(2)  $v$  のフェーザ(phasor)表示  $\dot{V}$  を答えよ。

このとき、図 3 の  $\dot{I} = 1 \angle 0^\circ$  [A] の電流が流れた。

(3) 端子電圧  $\dot{V}_Z$  のフェーザ表示を求めよ。

(4)  $Z$  は、インダクタかキャパシタか答えよ。また、その値を求めよ。

(5) この回路の消費電力(dissipation power)を答えよ。

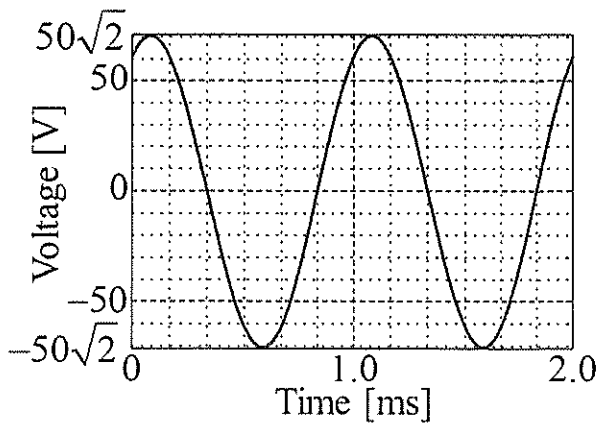


図 1

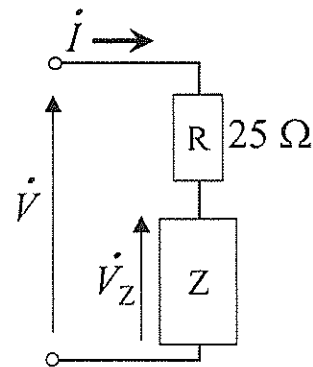


図 2

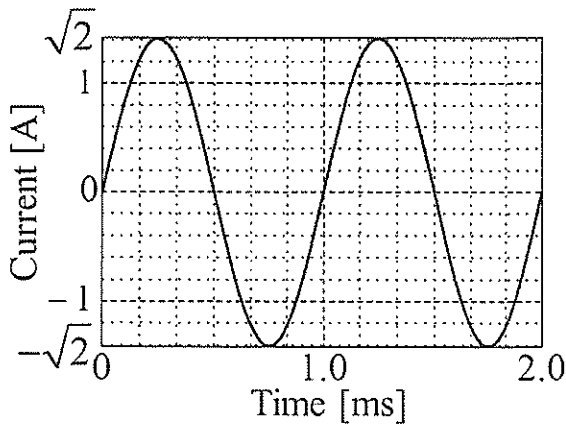


図 3

[次ページに続く]

## 電気回路（問題 2） [2/2]

問 2 図に示すような、電圧  $V$  の直流電圧源(dc voltage source)、スイッチ(switch)S、抵抗値  $R$  の抵抗器(resistor)、キャパシタンス  $C$  のキャパシタ(capacitor)からなる回路がある。直流電圧源、時刻  $t$  において回路に流れる電流  $i(t)$ 、抵抗器の端子間電圧  $V_R(t)$ 、キャパシタの端子間電圧  $V_C(t)$  の各極性は図に示す通りである。

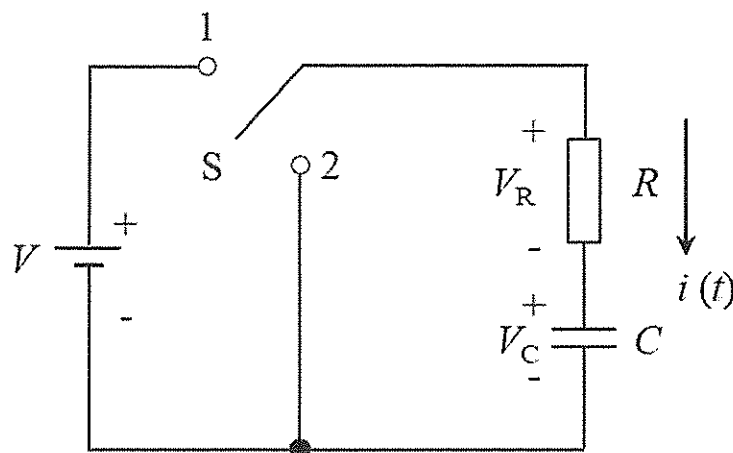
$t < 0$  では S は開いており、接点 1, 2 から離れている。

キャパシタの初期電荷はゼロである。 $t = 0$  で S を 1 側に接触させた。

- (1) S を 1 側に切り替えた直後の  $i(0+)$ 、 $V_R(0+)$ 、 $V_C(0+)$  を求めよ。
- (2)  $t > 0$  での  $i(t)$  に関する方程式を示せ。
- (3)  $i(t)$ 、 $V_R(t)$ 、 $V_C(t)$  を求めよ。
- (4)  $R$  で消費される電力の時間変化  $P_R(t)$ 、および  $C$  で蓄積される電力の時間変化  $P_C(t)$ : (瞬時電力)(instantaneous electric power)、をそれぞれ求めよ。

次に、 $V_C(t)$  が  $V/2$  になった時点で S を 1 から 2 側に接触させた。この時刻を  $t = t_s$  とする。

- (5) S を 2 側に切り替えた直後の  $i(t_s+)$ 、 $V_R(t_s+)$ 、 $V_C(t_s+)$  を求めよ。
- (6)  $t > t_s+$  での  $i(t)$  に関する方程式を示せ。
- (7)  $t > t_s+$  での  $V_R(t)$ 、 $V_C(t)$  を求めよ。
- (8)  $t > 0$  での  $V_R(t)$ 、 $V_C(t)$  の時間依存性（過渡特性）の概形を図示せよ。



図

## 電子回路（問題 3） [1/2]

問 1 図 1 に示す差動増幅回路 (differential amplifier) において,  $M_1$ ,  $M_2$  は MOS トランジスタ, 抵抗  $R = 10.0 \text{ k}\Omega$ , 電圧源  $V_{DD} = 25.0 \text{ V}$ , 電流源  $I_0 = 2.00 \text{ mA}$  とする.

- (a) 電流  $I_1$ ,  $I_2$  および  $I_0$  の間に成り立つ関係式を書け.
- (b) 電圧  $V_3$  を  $R$ ,  $I_1$ ,  $V_{DD}$  で表せ.
- (c) 差動入力電圧 (differential-mode input voltage)  $\Delta V_{IN} = V_1 - V_2$  がゼロのとき,  $I_1$  の値を数値で求めよ.
- (d) ある差動入力電圧を印加したとき,  $I_1 = 1.48 \text{ mA}$ ,  $I_2 = 0.520 \text{ mA}$  の電流が流れた. このときの差動出力電圧 (differential-mode output voltage)  $\Delta V_{OUT} = V_3 - V_4$  の値を数値で求めよ.
- (e) 次式で定義される差動電圧利得 (differential-mode voltage gain)  $A_d$  を数値で求めよ. ただし, 差動増幅回路の相互コンダクタンス (transconductance)  $g_m = 10.0 \text{ mS}$  とする.

$$A_d = \left. \frac{d(V_3 - V_4)}{d(V_1 - V_2)} \right|_{V_1=V_2}$$

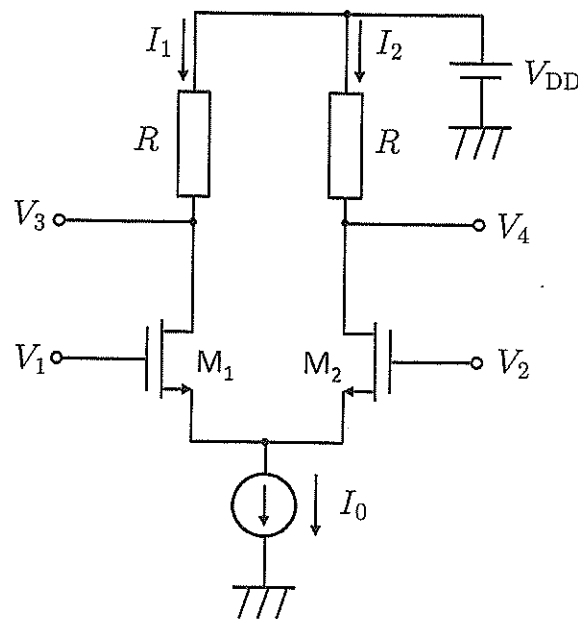


図 1: 差動増幅回路

[次ページに続く]

## 電子回路（問題 3） [2/2]

問 2 以下の間に答えよ。

- (a) 符号なし 2 進数 (unsigned binary) の (1011) を 10 進数 (decimal) に変換せよ。
- (b) 2 の補数表現 (two's complement) での符号つき 2 進数 (signed binary) である (1011) を 10 進数に変換せよ。
- (c) 符号なし 2 進数の (1100.0010) を 10 進数に変換せよ。
- (d) 図 2 に示す入力 A, 出力 Y のトランジスタ回路 (transistor circuit) が示す論理ゲートの種類 (type of logic gate) を答えよ。
- (e) NAND 動作を示すトランジスタ回路を図示せよ。ただし, 入力を A および B, 出力を Y とする。

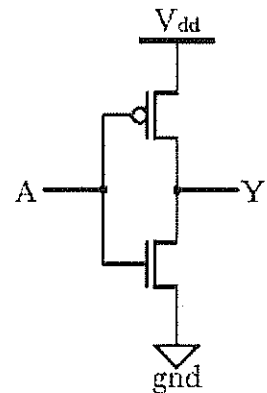


図 2

問 3  $0 \rightarrow 1 \rightarrow 3 \rightarrow 7 \rightarrow 6 \rightarrow 4 \rightarrow 0 \rightarrow \dots$ と変化するカウンタを D フリップフロップ (D-flip-flop) を用いて設計する。3 ビットの各フリップフロップの入力を  $D_2, D_1, D_0$ , 現状態 (current state) を  $Q_2, Q_1, Q_0$ , 次状態 (following state) を  $Q'_2, Q'_1, Q'_0$  とする。ただし,  $D, Q, Q'$  の下付き添え字が大きいほど, より上位ビットを表すものとする。

- (a) このカウンタの  $Q_2 \sim Q_0$  から  $Q'_2 \sim Q'_0$  への状態遷移表 (state transition table) を示せ。組み合わせ禁止 (not allowed) は “×” にて示せ。
- (b) 前問の結果より  $D_2 \sim D_0$  それぞれに対するカルノー図 (Karnaugh map) を作成せよ。
- (c)  $D_2 \sim D_0$  の論理式 (Boolean expression) を簡単化 (simplification) して示せ。